

# Paolo Cremonesi

## Curriculum Vitae et Studiorum

aggiornato al 16 febbraio 2006

### 1. Dati anagrafici

cognome e nome Cremonesi Paolo  
nato a Bergamo, il 21 maggio 1967  
indirizzo via Caduti di Marcinelle, 18 – 20134 – Milano – email: paolo.cremonesi@polimi.it  
stato civile coniugato  
servizio militare esonerato

### 2. Titoli di studio e carriera universitaria

2005 Professore di II fascia  
Politecnico di Milano – V facoltà di Ingegneria – Dip. di Elettronica e Informazione  
ING-INF/05 Sistemi di Elaborazione dell'Informazione

2001 Ricercatore di ruolo  
Politecnico di Milano – V facoltà di Ingegneria – Dip. di Elettronica e Informazione  
ING-INF/05 Sistemi di Elaborazione dell'Informazione

1996 Dottorato di Ricerca in Ingegneria Informatica ed Automatica  
Titolo della tesi: “Calcolo Parallelo: metodologie e tecniche modellistiche e sperimentali per la valutazione delle prestazioni di architetture hardware e software”  
Relatore: G.Serazzi, Tutore: N.Scarabottolo

1992 Laurea in Ingegneria Aeronautica presso il Politecnico di Milano con la votazione di 100/100 e lode  
Titolo della tesi: “Algoritmi Paralleli per Metodi Monte Carlo di Simulazione Diretta”  
Relatore: C.Cercigani

1986 Diploma di maturità scientifica conseguito con la votazione di 60/60

### 3. Borse di studio, riconoscimenti

1994 Invitato all' "Eighth Symposium on Microcomputer and Microprocessor Applications" presso la Technical University of Budapest, per presentare un lavoro nell'ambito dell'elaborazione di immagini

1991 Borsa di studio del centro di ricerca N.A.T.O. “Von Karman Institute for Fluid Dynamics” di Bruxelles, per uno stage sullo studio sugli algoritmi paralleli di simulazione fluido-dinamica, Tutore: Prof. Deconinck

### 4. Attività organizzativa

2006 Guest Editor per lo “Special Issues on Parallel distributed and Network-Based Processing” del *Journal of Systems Architecture* pubblicato da Elsevier

2001–2005 Editor dell'Euromicro *Journal of Systems Architecture* pubblicato da Elsevier

2004 program chair del “PDP04 Workshop on Parallel and Distributed Processing”

1999–2006 membro del comitato di programma dell' “Euromicro Workshop on Parallel and Distributed Processing”

1995–2006 attività di ricerca nell'ambito di diversi progetti in collaborazione con ENEL, Alenia Spazio, ENEA, Agenzia Spaziale Italiana, CNR

1994–2006 revisore per diverse conferenze e riviste, tra cui numerose *IEEE Transactions*

1994–2006 responsabile del Laboratorio di Valutazione delle Prestazioni del Dip. di Elettronica e Informazione, sia per la gestione delle attrezzature che per la gestione degli studenti

### 5. Attività didattica

1999–2006 “Impianti di Elaborazione” – Ingegneria Informatica, Politecnico di Milano

2001–2006 “Informatica A” – Ingegneria Matematica e Fisica, Politecnico di Milano

2005 “Affidabilità degli Impianti Informatici” – Ingegneria Informatica, Politecnico di Milano

2003 “Sistemi Distribuiti per Internet” – Ingegneria Informatica, Politecnico di Milano

Ha inoltre svolto per 9 anni attività didattica come incaricato di esercitazioni presso Politecnico di Milano, Università degli studi di Bergamo, Università della Svizzera Italiana per i corsi di Calcolo Numerico, Gestione dell'Informazione Aziendale e Dimensionamento degli Impianti Informatici

## 6. Attività scientifica

L'attività di ricerca si è articolata in due aree tematiche

- Architetture e algoritmi per il calcolo parallelo e distribuito.
- Valutazione delle prestazioni di sistemi informatici complessi.

### 6.1. Architetture e algoritmi per il calcolo parallelo e distribuito

L'utilizzo efficiente delle architetture parallele richiede una comprensione dei meccanismi che influenzano negativamente le prestazioni delle applicazioni scientifiche più diffuse. Per questo, si sono studiati e realizzati diversi algoritmi paralleli nel campo della gasdinamica [D.19][D.15], dell'elaborazione di immagini [D.14] e delle reti neurali [D.11]. Lo studio di queste applicazioni ha evidenziato che i fattori che maggiormente limitano le prestazioni di un algoritmo parallelo sono da cercarsi nello sbilanciamento del carico e nella presenza di fasi di elaborazione sincrona.

#### 6.1.1. Elaborazione di immagini

La richiesta di architetture per l'elaborazione veloce di immagini (si pensi, ad esempio, ai sistemi di sorveglianza, alla diagnosi automatica delle TAC, all'elaborazione di immagini satellitari, ecc.) ha motivato lo studio di algoritmi paralleli per l'elaborazione parallela di immagini. Gli algoritmi studiati affrontano diversi aspetti dell'elaborazione di immagine:

- A. progettazione di algoritmi paralleli per il riconoscimento di oggetti [D.14][D.9]
- B. studio di tecniche avanzate per la texture analysis su macchine parallele [D.16][D.17][D.18]; l'attività di ricerca è stata svolta in collaborazione con la Technical University di Budapest
- C. realizzazione di algoritmi gerarchici paralleli per l'analisi veloce di oggetti in movimento [D.12].

#### 6.1.2. Cooperazione distribuita

Molte applicazioni distribuite presentano colli di bottiglia nelle prestazioni dovuti alla necessità di una forma di controllo centralizzato rispetto alla struttura dati distribuita. Si è deciso quindi di studiare un protocollo distribuito e gerarchico di cooperazione tra processi che permetta di minimizzare le comunicazioni e di mantenere alto il grado di parallelismo, conciliando prestazioni e controllabilità [D.10].

Per determinare quali siano le caratteristiche ottimali della struttura di controllo si sono utilizzate tecniche di modellizzazione analitica e tecniche basate su modelli a reti di code. I modelli hanno indicato che la gerarchia di controllo ottimale è un albero la cui struttura non dipende in modo sensibile dalla architettura hardware ma deve rispecchiare la cardinalità della struttura dati parallela [B.7][C.1] [D.5][D.7].

#### 6.1.3. Sistemi paralleli per il calcolo in tempo reale

Il lavoro di ricerca, svolto in collaborazione con ENEL e CESI, ha riguardato la realizzazione di un simulatore in tempo reale di transistori in reti elettriche, per il collaudo di dispositivi di protezione e controllo. Da un punto di vista numerico, la realizzazione del simulatore richiede la ripetuta integrazione di decine di equazioni non-lineari con passi temporali di poche decine di microsecondi. I vincoli di real time sono di tipo hard (dell'ordine dei microsecondi) e la mancata osservanza di un vincolo comporta il fallimento della simulazione e il danneggiamento del dispositivo sotto test.

Nell'ambito del progetto si è realizzato un prototipo di architettura parallela general-purpose basata su una rete di workstation convenzionali, connesse tra loro con un sistema di comunicazione progettato ad-hoc e basato su fibre ottiche [B.8][D.13].

## 6.2. Valutazione delle prestazioni di sistemi informatici complessi

L'attività di ricerca si è focalizzata sullo studio e sulla realizzazione di tecniche modellistiche e sperimentali che permettano di misurare e analizzare le prestazioni di sistemi informatici complessi, quali architetture massicciamente parallele, portali Web ad elevato volume di traffico, applicazioni Grid e architetture per il video-streaming.

### 6.2.1. Valutazione delle prestazioni di architetture parallele

L'elevato numero di applicazioni in esecuzione concorrente, il loro livello di parallelismo intrinseco, le rispettive esigenze in termini di calcolo e di memoria, la necessità di soddisfare precisi vincoli temporali, sono alcuni tra i temi che rendono critico il problema dell'utilizzo ottimale delle risorse nei sistemi di calcolo massivamente paralleli [B.5]. L'attività di ricerca, svolta in collaborazione con ENEA, Alenia Spazio e Meiko, ha investigato l'influenza reciproca tra processori, rete di comunicazione e dispositivi di I/O nelle architetture parallele:

- A. sviluppo di benchmark per l'analisi comparata di architetture SIMD [D.8]
- B. studio dell'influenza sulle prestazioni di vari algoritmi di allocazione dei processori e delle unità di I/O [D.6]

- C. realizzazione di modelli di architetture parallele che permettono di studiare il matching tra le caratteristiche del sistema e quelle dell'applicazione [B.3]
- D. realizzazione di micro-benchmark per architetture SIMD [D.4]
- E. applicabilità delle tecniche di benchmark standard per l'analisi delle prestazioni di algoritmi paralleli di fluidodinamica [B.4].

### 6.2.2. Metodi approssimati per la risoluzione di modelli a reti di code

La necessità di creare modelli realistici per l'analisi di sistemi di calcolo paralleli ha motivato la ricerca di tecniche efficienti per la risoluzione di modelli a reti di code complesso. L'attività di ricerca è stata svolta in collaborazione con l'Università di Rochester (USA).

A questo proposito si sono sviluppate nuove tecniche approssimate per la risoluzione di modelli a reti di code chiuse, tecniche che offrano un giusto compromesso tra accuratezza e complessità computazionale [D.3].

In passato sono apparse diverse tecniche di approssimazione sviluppate in modo quasi indipendente. Come risultato, confrontare la loro accuratezza è difficile se non impossibile. Inoltre, la descrizione delle differenti tecniche si è sempre focalizzata su aspetti algoritmici piuttosto che teorici. L'attività di ricerca ha portato alla realizzazione di una nuova tecnica per l'approssimazione di modelli chiusi [B.2], chiamata *tecnica di interpolazione* (interpolation-matching technique, o IMT) che riunisce in un unico framework le tecniche esistenti e permette di esprimere in forma analitica nuove tecniche approssimate.

### 6.2.3. Valutazione delle prestazioni di sistemi Web-based

Con la diffusione di reti e protocolli sempre più veloci, il Web è divenuto uno strumento per l'erogazione di servizi multimediali complessi. Le prestazioni che un utente sperimenta con questo tipo di servizi sono spesso cruciali per il loro successo. L'attività di ricerca ha affrontato le problematiche connesse alla valutazione delle prestazioni di sistemi basati su tecnologia Web ed ha portato a realizzare metodologie e strumenti per la misurazione delle prestazioni end-to-end dei servizi Web [D.1].

In modo particolare, l'attività di ricerca si è focalizzata sui servizi di video-on-demand. I campi di applicazione del video-on-demand sono molteplici: visione di film, servizi di news personalizzati, teledidattica, sistemi di video conferenza, Web TV, cataloghi multimediali. Alcune delle tecniche di caratterizzazione e modellizzazione del carico sviluppate per i calcolatori paralleli sono state applicate con successo allo studio delle prestazioni di trasmissioni video su Internet. E' noto che il carico generato su Internet da applicazioni multimediali (ad esempio, trasmissioni di video) è critico per la banda richiesta e per la variabilità del carico (Variable Bit Rate, VBR). Mediante una tecnica di analisi multidimensionale denominata "scene working set", si sono caratterizzati diversi flussi video in formato MPEG e se ne sono modellizzate le prestazioni in funzione delle caratteristiche del video e delle caratteristiche delle scene [B.6].



## Elenco delle pubblicazioni

### 7. Elenco delle pubblicazioni

#### 7.1. Book chapters

- [A.1] P. CREMONESI, "Optimal Resource Allocation in Grid Environments", in B. Di Martino, J. Dongarra, A. Hoisie, L. T. Yang, and H. Zima (eds.): *Engineering the GRID*, ISBN: 1-58883-038-1, 2006.

*Il capitolo descrive come costruire modelli che permettono di valutare le prestazioni di applicazioni Grid in base alle caratteristiche dell'architettura e dell'applicazioni. Uno degli aspetti interessanti approfonditi nel capitolo è la possibilità di considerare fenomeni tipici delle architetture Grid quali l'eterogeneità dei nodi di calcolo e l'elevata latenza nelle comunicazioni.*

#### 7.2. Pubblicazioni su riviste internazionali

- [B.1] P. CREMONESI, "Editorial for the Special Issues on Parallel distributed and Network-Based Processing", *Journal of Systems Architecture*, Elsevier, 52(2), pp. 1-2, 2006

- [B.2] P. CREMONESI, P.J.Schweitzer, G.Serazzi, "An Unifying Framework for the Approximate Solution of Closed Multiclass Queuing Networks", *IEEE Trans. on Computers*, **51(12)**, pp. 1423-1434, 2002.

*Il lavoro presenta un approccio sistematico allo studio dei metodi approssimati per la risoluzione di reti di code chiuse. Tale approccio, detto "di interpolazione", permette di analizzare da un punto di vista analitico comune diversi metodi approssimati noti in letteratura e di capirne il grado di accuratezza relativo. Grazie alla tecnica di interpolazione è possibile formulare metodi approssimati con il grado di accuratezza voluto*

- [B.3] P. CREMONESI, C.Gennaro, "Integrated Performance Models for SPMD Applications and MIMD Architectures", *IEEE Trans. on Parallel and Distributed Systems*, **13(12)**, pp. 1320-1332, 2002.

*L'articolo presenta una famiglia di modelli a reti di code di architetture distribuite per valutare gli effetti, in termini di prestazioni, di diverse scelte algoritmiche. In particolare, il lavoro analizza il comportamento di applicazioni scientifiche con intense attività di I/O su sistemi di dischi paralleli.*

- [B.4] G.Passoni, P. CREMONESI, G.Alfonsi, "Analysis and implementation of a parallelization strategy on a Navier-Stokes solver for shear flow simulations", *Parallel Computing*, Elsevier, **27(13)**, pp. 1665-1685, 2001.

*Modelli analitici e tecniche di microbenchmarking sono state utilizzate per progettare un algoritmo di simulazione fluidodinamica che presenti prestazioni ottimali in diverse condizioni di funzionamento.*

- [B.5] P. CREMONESI, E.Rosti, G.Serazzi, E.Smirni, "Performance Evaluation of Parallel Systems", *Parallel Computing*, Elsevier, **25(13-14)**, pp.1677-1698, 1999.

*L'articolo descrive diverse metriche e metodologie che possono essere applicate per valutare le prestazioni dei calcolatori paralleli. Applicando alcune di queste metriche il lavoro mostra poi le tendenze evolutive dei processori, delle memorie, delle reti di interconnessione e dei dispositivi di I/O nei sistemi di calcolo paralleli.*

- [B.6] P.Manzoni, P. CREMONESI, G.Serazzi, "Workload Models of VBR Video Traffic and their Use in Resource Allocation Policies", *IEEE/ACM Trans. on Networking*, **7(3)**, pp.387-397, 1999.

*Il lavoro affronta il problema della caratterizzazione e modellizzazione di stream video di tipo "Variable Bit Rate". Si mostra che il comportamento di una sequenza video può essere predetto con buona accuratezza mediante una tecnica basata sui "working set".*

- [B.7] P. CREMONESI, N.Scarabottolo, D.Sorrenti, "A Software Control Structure for Managing Partitions of a Data Parallel Program", *Integrated Computer-Aided Engineering*, John Wiley & Sons, **4(9)**, pp. 30-46, 1997.

*Il lavoro presenta alcune metodologie per la cooperazione tra i processi durante le fasi sincrone di algoritmi paralleli. L'aspetto innovativo è l'adozione di una organizzazione gerarchica delle comunicazioni. Le prestazioni derivanti dall'adozione delle diverse metodologie sono valutate mediante l'uso di opportuni modelli analitici. L'articolo costituisce*

una sintesi ed una evoluzione dei lavori [C.7].

- [B.8] L.Barretta, P.CREMONESI, E.Panzeri, N.Scarabottolo, “Experiences on using a workstation cluster to implement a real-time digital transient network analyser”, *Electric Power System Research Journal*, Elsevier, **EPS036/3**, pp. 175-180, 1996.

*Il lavoro presenta un simulatore parallelo in tempo reale di transitori elettrici per il controllo ed il testing di dispositivi ad alta tensione in condizioni di funzionamento il più possibile vicine a quelle reali. Il lavoro costituisce una tappa fondamentale di un progetto di ricerca svolto in collaborazione con l'ENEL e il CESI. L'articolo descrive l'architettura hardware e software del simulatore, con particolare attenzione alle problematiche di tempo reale stretto e all'interfacciamento del sistema con i dispositivi fisici da testare. L'articolo deriva dal lavoro pubblicato in [C.10].*

### 7.3. Pubblicazioni su riviste nazionali

- [C.1] P.CREMONESI, N.Scarabottolo, D.Sorrenti, “Programmazione Parallela Mediante Parallelismo sui Dati: Analisi Comparata di Alcune Strutture Gerarchiche di Gestione”, *Rivista di Informatica AICA*, **7**, 1998

### 7.4. Pubblicazioni su atti di congressi internazionali

- [D.1] G.Casale, P.CREMONESI, G.Serazzi, S.Zanero, “Performance Issues in Video Streaming Environments”, *Proc. of the FIRB Workshop on Techniques, Methodologies and Tools for Performance Evaluation of Complex Systems*, IEEE, Torino (Italy), pp. 3-14, 2005.
- [D.2] P.CREMONESI, G.Serazzi, “End-to-End Performance of Web Services”, *Proc. Int. Conf. on Performance Evaluation Techniques PERFORMANCE 2002, Lecture Notes in Computer Science (2459)*, Springer, Roma (Italy), pp. 158-178, 2002.
- [D.3] P.CREMONESI, E.Rosti, G.Serazzi, “Xaba: exact, approximate, and asymptotic solvers for multi-class closed queueing networks”, *Proc. of 11<sup>th</sup> Int. Conf. TOOLS 2000, Lecture Notes in Computer Science (1786)*, Springer, Schaumburg (USA), pp 71-85, 2000.

*L'articolo presenta uno strumento per l'analisi delle prestazioni di sistemi informatici complessi. Il lavoro mostra come lo strumento possa essere utilizzato per individuare le risorse bottleneck in funzione del comportamento degli utenti del sistema.*

- [D.4] P.CREMONESI, C.Gennaro, R.Marega, “I/O performance in hybrid MIMD+SIMD machines”, *Proc. of High Performance Computers and Networks 98, Lecture Notes in Computer Science (1017)*, Springer, Amsterdam (Netherlands), pp 688-697, 1998.
- [D.5] P.CREMONESI, N.Scarabottolo, “Data-parallel Programming: Modeling of some Hierarchic Control Structures”, *Proc. of the 3<sup>rd</sup> IEEE-Euromicro Conference on Massively Parallel Computing Systems*, IEEE, Colorado Spring (USA), pp. 1-10, 1998.
- [D.6] P.CREMONESI, M.Pugassi, “Performance Characterization of Quadrics Machines Based on High-Level Languages”, *Proc. of the 23<sup>rd</sup> IEEE-Euromicro Conference*, IEEE, Budapest (Hungary), pp 283-289, 1997.
- [D.7] P.CREMONESI, N.Scarabottolo, D.Sorrenti, “Data Parallel Programming: Evaluation of Different Hierarchic Control Structures”, *Proc. of the 2<sup>nd</sup> IEEE-Euromicro Conference on Massively Parallel Computing Systems*, IEEE, Ischia (Italy), pp. 560-567, 1996.
- [D.8] D.Colombo, P.CREMONESI, M.Pugassi, “LU decomposition on SIMD machines”, *Proc. of the 2<sup>nd</sup> IEEE-Euromicro Conference on Massively Parallel Computing Systems*, IEEE, Ischia (Italy), pp. 206-212, 1996.
- [D.9] A.Antola, P.CREMONESI, N.Scarabottolo, D.Sorrenti, “Two-Dimensional Object Recognition On Parallel Machines”, *Proc. of the Second International Conference on Algorithms and Architectures for Parallel Processing*, IEEE, Singapore, pp. 179-186, 1996.

*L'articolo descrive la realizzazione di una versione parallela dell'algoritmo HYPER per il riconoscimento di poligoni all'interno di immagini. L'articolo mostra alcune variazioni all'algoritmo per rendere più efficiente la parallelizzazione.*

- [D.10] P.CREMONESI, D. Sorrenti, “A Control Architecture for Managing Instructions Among Partitions of a Data Parallel Structure”, *Proc. of the 3rd Euromicro Workshop on Parallel and Distributed Processing*, IEEE, San Remo (Italy), pp. 262-269, 1995.
- [D.11] P.CREMONESI, “Kohonen Neural Networks: a Parallel Algorithm for Automatic Signal Reconstruction”, *Proc. of High Performance Computers and Networks 95, Lecture Notes in Computer Science (919)*, Springer, Milan, pp 933-934, 1995.

- [D.12] P.CREMONESI, M.Pugassi, N.Scarabottolo, "Motion Detection on Distributed Memory Machines: a Case Study", *Proc. of the First International Conference on Algorithms and Architectures for Parallel Processing*, IEEE, Brisbane (Australia), pp. 404-413, 1995.

*L'articolo descrive un metodo per il riconoscimento veloce di immagini in movimento mediante architetture parallele a memoria distribuita. Il metodo si basa sull'adozione di una gerarchia piramidale di immagini a risoluzione decrescente. L'articolo analizza il problema della granularità ridotta dei processi al diminuire della risoluzione dell'immagine trattata e mostra che la soluzione più efficiente in termini di prestazioni si basa su un architettura software mista data-parallel/pipeline.*

- [D.13] L.Barretta, P.CREMONESI, E.Panzeri, N.Scarabottolo, "Experiences on using a workstation cluster to implement a real-time digital transient network analyzer", *Proc. of the first International Conference on Digital power System simulators*, IEEE, College Station, Texas, (USA), pp. 13-18, 1995.
- [D.14] P.CREMONESI, N. Scarabottolo, D. Sorrenti, "Image Processing on Parallel Machines: a Protocol for Managing Global Objects", *Proc. of the 2nd Euromicro Workshop on Parallel and Distributed Processing*, IEEE, Malaga (Spain), pp. 14-21, 1994.
- [D.15] P.CREMONESI, "Automatic Load Balancing in Parallel Direct Simulation Methods", *Proc. of the IEEE-Euromicro Conference on Massively Parallel Computing Systems*, IEEE, Ischia (Italy), pp. 247-251, 1994.
- [D.16] L. Boroczky, P.CREMONESI, N. Scarabottolo, "Tree-Structured wavelet Transform on General-Purpose Parallel Machines", *Proc. of the Eighth Symposium on Microcomputer and Microprocessor Applications*, IEEE, Budapest Technical University (Hungary), pp. 187-196, 1994.
- [D.17] P.CREMONESI, I. Erényi, B. Fehér, S. Fejes, N. Scarabottolo, "Parallel Implementation of the Statistic Featur Matrix Method", *Proc. of the Eighth Symposium on Microcomputer and Microprocessor Applications*, IEEE, Budapest Technical University (Hungary), pp. 211-219, 1994.
- [D.18] L. Boroczky, P.CREMONESI, N. Scarabottolo, "Texture Analysis for Image Processing on General-Purpose Parallel Machines", *Proc. of the International Conference on Parallel Architectures, Algorithms and Network (ISPAN)*, IEEE, Kanazawa (Japan), pp. 17-24, 1994.

*Il lavoro descrive diverse strategie per la realizzazione di algoritmi paralleli per l'analisi delle tessiture. In particolare viene studiato un metodo basato sulla trasformata wavelet, metodo che, pur avendo un ottimo comportamento dal punto di vista della qualità del riconoscimento, introduce forti sbilanciamenti nel carico dell'architettura parallela. L'articolo propone alcune soluzioni per affrontare il problema dello sbilanciamento.*

- [D.19] P.CREMONESI, M. Ferrari, A. Frezzotti, R. Pavani, "Parallel Algorithms Applied to Direct Simulation Methods", *Proc. of the 1st Euromicro Workshop on Parallel and Distributed Processing*, IEEE, Gran Canaria (Spain), pp. 239-246, 1993.

*Il lavoro descrive un metodo per il bilanciamento automatico del carico tra i processi di un'applicazione data-parallel. Il metodo è di tipo "globale" (un processore raccoglie tutte le informazioni sul carico) ma adotta a una funzione di costo per valutare il trade-off tra l'overhead dell'operazione di bilanciamento e i benefici derivanti dal bilanciamento stesso.*

## 7.5. Pubblicazioni su atti di congressi nazionali

- [E.1] P.CREMONESI, N.Scarabottolo, D.Sorrenti, "Programmazione Parallela Mediante Parallelismo sui Dati: Analisi Comparata di Alcune Strutture Gerarchiche di Gestione", *Atti del Congresso Annuale AICA '95*, AICA, Cagliari, pp. 230-237, 1995.

## 7.6. Libri

- [F.1] P.CREMONESI, G.Psaila, "Introduzione ragionata al C/C++", Progetto Leonardo, Bologna, 2000 228 p.

## 7.7. Tesi

- [G.1] P.CREMONESI, "Calcolo Parallelo: metodologie e tecniche modellistiche e sperimentali per la valutazione delle prestazioni di architetture hardware e software", Tesi di Dottorato, Dip. di Elettronica e Informazione, Politecnico di Milano, 1996.
- [G.2] P.CREMONESI, M. Ferrari, "Algoritmi paralleli per metodi Monte Carlo di simulazione diretta", Tesi di Laurea, Politecnico di Milano, 1992.